



FEE TRANSMITTAL for FY 2004

Effective 01/01/2004. Patent fees are subject to annual revision.

Applicant claims small entity status. See 37 CFR 1.27.

TOTAL AMOUNT OF PAYMENT (\$)

Complete if Known

Application Number	10/796,628
Filing Date	March 8, 2004
First Named Inventor	Han Cheol RYU
Examiner Name	
Art Unit	
Attorney Docket No.	2013P157

METHOD OF PAYMENT (check all that apply)

Check Credit card Money Order Other None
 Deposit Account

Deposit Account Number **02-2666**

Deposit Account Name **Blakely, Sokoloff, Taylor & Zafman LLP**

The Commissioner is authorized to: (check all that apply)

- Charge fee(s) indicated below Credit any overpayments
 Charge any additional fee(s) or underpayment of fees as required under 37 CFR §§ 1.16, 1.17, 1.18 and 1.20.
 Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account

FEE CALCULATION

1. BASIC FILING FEE

Large Entity		Small Entity		FeePad
Fee Code	Fee (\$)	Fee Code	Fee (\$)	
1001	770	2001	385	Utility filing fee
1002	340	2002	170	Design filing fee
1003	530	2003	265	Plant filing fee
1004	770	2004	385	Reissue filing fee
1005	160	2005	80	Provisional filing fee
SUBTOTAL (1)		(\$)		

2. EXTRA CLAIM FEES

Total Claims	Independent Claims	Extra Claims	Fee from below	FeePad
		- 20" = 	X = 	
		- 3 = 	X = 	

Large Entity		Small Entity		FeePad
Fee Code	Fee (\$)	Fee Code	Fee (\$)	
1202	18	2202	9	Claims in excess of 20
1201	86	2201	43	Independent claims in excess of 3
1203	290	2203	145	Multiple Dependent claim, if not paid
1204	86	2204	43	**Reissue independent claims over original patent
1205	18	2205	9	**Reissue claims in excess of 20 and over original patent
SUBTOTAL (2)		(\$)		

**or number previously paid, if greater. For Reissues, see below

3. ADDITIONAL FEES

Large Entity	Small Entity	Fee Description	FeePad
Fee Code	Fee (\$)	Fee Code	Fee (\$)
1051	130	2051	65
1052	50	2052	25
2053	130	2053	130
1812	2,520	1812	2,520
1804	920 *	1804	920 *
1805	1,840 *	1805	1,840 *
1251	110	2251	55
1252	420	2252	210
1253	950	2253	475
1254	1,480	2254	740
1255	1,210	2255	605
1404	330	2401	165
1402	330	2402	165
1403	290	2403	145
1451	1,510	2451	1,510
1452	110	2452	55
1453	1,330	2453	665
1501	1,330	2501	665
1502	480	2502	240
1503	640	2503	320
1460	130	2460	130
1807	50	1807	50
1806	180	1806	180
8021	40	8021	40
1809	770	1809	385
1810	770	2810	385
1801	770	2801	385
1802	900	1802	900
Other fee (specify)			

* Reduced by Basic Filing Fee Paid

SUBTOTAL (3)

(\$)

Complete (if applicable)

Name (Print/Type)	Eric S. Hyman	Registration No. (Attorney/Agent)	30,139	Telephone	(310) 207-3800
Signature					
Date	4/17/09				



TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

		Application No.	10/796,628
		Filing Date	March 8, 2004
		First Named Inventor	Han Cheol RYU
		Art Unit	
		Examiner Name	
Total Number of Pages in This Submission	6	Attorney Docket Number	2013P157

ENCLOSURES (check all that apply)

<input checked="" type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Response <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input type="checkbox"/> PTO/SB/08 <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/ Incomplete Application <input type="checkbox"/> Basic Filing Fee <input type="checkbox"/> Declaration/POA <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s)	<input type="checkbox"/> After Allowance Communication to Group <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input checked="" type="checkbox"/> Other Enclosure(s) (please identify below):	<div style="border: 1px solid black; padding: 5px;">Request for Priority; return postcard</div>	

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Eric S. Hyman, Reg. No. 30,139 BLAKELY, SOKOLOFF, TAYLOR & ZAFMAN LLP
Signature	
Date	8-27-04

CERTIFICATE OF MAILING/TRANSMISSION

I hereby certify that this correspondence is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Typed or printed name	Melissa Stead
Signature	
Date	4-27-14

Based on PTO/SB/21 (02-04) as modified by Blakely, Sokoloff, Taylor & Zafman (wir) 02/10/2004.
SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450



DOCKET NO.: 2013P157

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

HAN CHEOL RYU, ET AL.

Application No.: 10/796,628

Filed: March 08, 2004

For: DISTRIBUTED ANALOG PHASE SHIFTER USING ETCHED
FERROELECTRIC THIN FILM AND METHOD OF
MANUFACTURING THE SAME

Art Group:

Examiner:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

REQUEST FOR PRIORITY

Applicant respectfully requests a convention priority for the above-captioned application, namely:

COUNTRY	APPLICATION NUMBER	DATE OF FILING
Korea	2003-56847	18 August 2003

A certified copy of the document is being submitted herewith.

Dated: 4/27/04

Respectfully submitted,

Blakely, Sokoloff, Taylor & Zafman LLP

Eric S. Hyman, Reg. No. 30,139

12400 Wilshire Boulevard, 7th Floor
Los Angeles, CA 90025
Telephone: (310) 207-3800

I hereby certify that this correspondence is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Melissa Stead
Melissa Stead

4-27-04

Date



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0056847
Application Number

출 원 년 월 일 : 2003년 08월 18일
Date of Application AUG 18, 2003

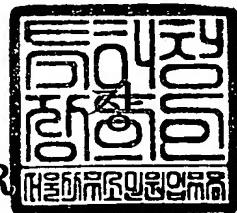
출 원 인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research Insti



2004 년 02 월 03 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0010
【제출일자】	2003.08.18
【국제특허분류】	H01Q
【발명의 명칭】	식각된 강유전체 박막을 이용한 분포 정수형 아날로그 위상 변위기 및 그 제조방법
【발명의 영문명칭】	Distributed Analog phase shifter using etched ferroelectric thin film and method for manufacturing the same
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2001-038378-6
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2001-038396-8
【발명자】	
【성명의 국문표기】	류한철
【성명의 영문표기】	RYU,Han Cheol
【주민등록번호】	760922-1221611
【우편번호】	131-123
【주소】	서울특별시 중랑구 중화3동 452번지 동구햇살아파트 101동 1205호
【국적】	KR
【발명자】	
【성명의 국문표기】	문승언
【성명의 영문표기】	MOON,Seung Eon
【주민등록번호】	651122-1090711

【우편번호】 305-345
【주소】 대전광역시 유성구 신성동 한울아파트 108-801
【국적】 KR
【발명자】
【성명의 국문표기】 곽민환
【성명의 영문표기】 KWAK, Min Hwan
【주민등록번호】 700125-1831111
【우편번호】 660-761
【주소】 경상남도 진주시 가좌동 가좌주공아파트 208동 1005호
【국적】 KR
【발명자】
【성명의 국문표기】 이수재
【성명의 영문표기】 LEE, Su Jae
【주민등록번호】 621207-1921837
【우편번호】 305-751
【주소】 대전광역시 유성구 송강동 송강그린아파트 306-906
【국적】 KR
【발명자】
【성명의 국문표기】 이상석
【성명의 영문표기】 LEE, Sang Seok
【주민등록번호】 551104-1357137
【우편번호】 305-755
【주소】 대전광역시 유성구 어은동 한빛아파트 131-403
【국적】 KR
【발명자】
【성명의 국문표기】 김영태
【성명의 영문표기】 KIM, Young Tae
【주민등록번호】 720211-1118018
【우편번호】 151-050
【주소】 서울특별시 관악구 봉천동 635-519 경천빌라 204호
【국적】 KR

【공지예외적용대상증명서류의 내용】**【공개형태】** 간행물 발표**【공개일자】** 2003.03.09**【공지예외적용대상증명서류의 내용】****【공개형태】** 간행물 발표**【공개일자】** 2003.07.10**【심사청구】** 청구**【취지】** 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인
이영필 (인) 대리인
이해영 (인)**【수수료】****【기본출원료】** 20 면 29,000 원**【가산출원료】** 5 면 5,000 원**【우선권주장료】** 0 건 0 원**【심사청구료】** 10 항 429,000 원**【합계】** 463,000 원**【감면사유】** 정부출연연구기관**【감면후 수수료】** 231,500 원**【기술이전】****【기술양도】** 희망**【실시권 허여】** 희망**【기술지도】** 희망**【첨부서류】** 1. 요약서·명세서(도면)_1통 2. 공지예외적용대상(신규성상실의 예외, 출원시의특례)규정을 적용받 기 위한 증명서류_2통

【요약서】

【요약】

본 발명은 인가 전압에 따라 유전율이 변하는 강유전체 박막을 이용한 초고주파 가변 소자에 관한 것으로, 인가 전압에 따라 위상 속도를 변화시키면서 특성 임피던스의 변화는 감소시킬 수 있는 분포 정수형 아날로그 위상 변위기 및 그 제조방법을 개시한다. 개시된 본 발명의 분포 정수형 아날로그 위상 변위기는, 기판 상에 라인 형태로 연장되는 CPW(coplanar waveguide)가 배치되어 있고, 상기 CPW에 주기적으로 다수의 강유전체 캐패시터가 로딩되어 있다. 강유전체 캐패시터는 패턴 형태의 강유전체 박막을 구비하여, 인가 전압의 영향을 받는 강유전체 박막을 캐패시터 면적 내부로 국한시킨다. 이에 따라, 인가 전압의 변화에 따른 위상 속도의 변화는 유지하면서 원치 않는 CPW의 특성 변화를 방지하고 박막 유전 손실을 줄임으로써 위상 변위기의 반사 손실 및 삽입 손실 특성을 향상시킬 수 있다.

【대표도】

도 2

【색인어】

강유전체 박막, 분포 정수형 아날로그 위상 변위기, CPW(coplanar waveguide), 강유전체 캐패시터

【명세서】

【발명의 명칭】

식각된 강유전체 박막을 이용한 분포 정수형 아날로그 위상 변위기 및 그 제조방법

{Distributed Analog phase shifter using etched ferroelectric thin film and method for manufacturing the same}

【도면의 간단한 설명】

도 1은 본 발명의 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기의 평면도이다.

도 2는 본 발명의 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기의 사시도이다.

도 3a 내지 도 3e는 본 발명의 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기의 제조방법을 설명하기 위한 각 공정별 단면도이다.

도 4a는 본 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기를 나타낸 도면이다.

도 4b는 도 4a의 A부분을 확대하여 나타낸 도면이다.

도 4c는 도 4b의 B부분을 확대하여 나타낸 도면이다.

도 5는 본 발명의 분포 정수형 아날로그 위상 변위기의 등가 회로도이다.

도 6a는 본 실시예의 분포 정수형 아날로그 위상 변위기의 주파수에 따른 반사 손실을 시뮬레이션한 그래프이다.

도 6b는 본 실시예의 분포 정수형 아날로그 위상 변위기의 주파수에 따른 삽입 손실을 시뮬레이션한 그래프이다.

도 6c는 본 실시예의 분포 정수형 아날로그 위상 변위기의 주파수에 따른 차등 위상 변위 각도를 시뮬레이션한 그래프이다.

도 7a는 본 실시예에 따라 제작된 분포 정수형 아날로그 위상 변위기의 주파수에 따른 반사 손실을 나타낸 그래프이다.

도 7b는 본 실시예에 따라 제작된 분포 정수형 아날로그 위상 변위기의 주파수에 따른 삽입 손실을 나타낸 그래프이다.

도 7c는 본 실시예에 따라 제작된 분포 정수형 아날로그 위상 변위기의 주파수에 따른 차등 위상 변위 각도를 시뮬레이션한 그래프이다.

(도면의 주요 부분에 대한 부호의 설명)

100 : 분포 정수형 아날로그 위상 변위기 110 : 기판

120 : CPW 신호 라인 125 : 제 1 전극

130 : CPW 접지면 135 : 제 2 전극

140 : 강유전체 박막 패턴

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<19> 본 발명은 위상 배열 안테나의 위상 변위기 및 그 제조방법에 관한 것으로, 보다 구체적으로는, 식각된 강유전체 박막을 이용한 분포 정수형 아날로그 위상 변위기 및 그 제조 방법에 관한 것이다.

<20> 일반적으로 위상 변위기는 이동 통신 시스템에서 이동 중에도 실시간으로 깨끗하고 완벽한 통신이 가능하도록 위성을 추적하는 기능을 갖춘 능동 위상 배열 안테나의 필수 핵심 소자이다.

- <21> 이러한 위상 변위기의 한 종류인 강유전체 분포 정수형 아날로그 위상 변위기는 가해진 전기장의 세기에 따라 유전율이 변하는 강유전체의 특성을 이용하여 위상을 조절하는 소자이다. 강유전체 분포 정수형 아날로그 위상 변위기는 크기가 작고 무게를 가볍게 할 수 있으며, 빠른 응답 특성과 낮은 유전 손실 그리고 높은 전력 처리 능력을 가지고 있으므로 현재 많이 쓰이고 있는 반도체 소자를 대체할 수 있을 것으로 예상된다.
- <22> 일반적인 강유전체 위상 변위기로는 크게 단순 CPW(coplanar waveguide) 형태, 로딩된 라인 (loaded line) 형태, 가변 필터(variable filter)를 이용한 형태 및 커플러(coupler) 종단면에 가변 캐패시터를 연결한 반사 구조 형태로 분류될 수 있다.
- <23> 여기서, 종래의 강유전체 분포 정수형 아날로그 위상 변위기는 상기 분류 중의 CPW 형태와 로딩된 라인 형태를 조합한 형태로 구성된다.
- <24> 그러나 이와 같은 종래의 강유전체 분포 정수형 아날로그 위상 변위기는 인가되는 전압에 따라 유전율이 변화되는 강유전체 박막이 기판의 전체 부분을 점유하도록 형성됨에 따라, 강유전체 분포 정수형 아날로그 위상 변위기의 가장 중요한 변수라 할 수 있는 위상 속도와 함께 특성 임피던스(impedance)가 심하게 변화된다. 즉, 인가 전압의 변화에 따라, 강유전체 박막의 유전율이 변화되어, 소자의 위상 속도뿐 아니라 특성 임피던스(impedance)를 변화시키므로, 회로 특성에 악영향을 미칠 수 있다.
- <25> 덧붙여, 설계 변수 추출이 어려워 많은 반복 공정을 필요로 할 뿐만 아니라, 원하는 차등 위상 변위 각도를 위해서 고전압을 인가하게 되면, 인가 전압의 변화에 따른 위상 변위기의 삽입 손실의 차이가 크게 발생되는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<26> 따라서 본 발명이 이루고자 하는 기술적 과제는, 인가 전압에 따른 위상 속도의 변화는 유지하면서 특성 임피던스의 변화를 감소시킬 수 있는 분포 정수형 아날로그 위상 변위기를 제공하는 것이다.

<27> 또한, 본 발명의 다른 기술적 과제는 상기한 분포 정수형 아날로그 위상 변위기의 제조방법을 제공하는 것이다.

【발명의 구성 및 작용】

<28> 상기한 본 발명의 기술적 과제를 달성하기 위하여, 본 발명의 분포 정수형 아날로그 위상 변위기는, 기판 상에 라인 형태로 연장되는 CPW(coplanar waveguide)가 배치되어 있고, 상기 CPW에 주기적으로 다수의 강유전체 캐패시터가 로딩되어 있다. 강유전체 캐패시터는 패턴 형태의 강유전체 박막을 구비한다.

<29> 상기 CPW는 중앙에 신호 라인이 위치하고, 양측 기판 상에 배치되며 상기 신호 라인과 실질적으로 평행을 이루는 접지면이 더 구비된다.

<30> 또한, 상기 다수의 강유전체 캐패시터는, 상기 CPW로부터 일정 간격마다 양측으로 분기된 제 1 전극, 상기 접지면으로부터 상기 제 1 전극 각각과 대응되도록 연장된 제 2 전극, 및 상기 제 1 전극 및 제 2 전극과 오버랩되도록 형성되는 패턴 형상의 강유전체 박막으로 구성된다.

<31> 상기 강유전체 박막은 BST(barium strontium titanate)임이 바람직하며, 상기 기판은 고저항 실리콘, 반절연 갈륨 아세나이드, 알루미나, 글래스, 사파이어 및 마그네슘 산화막 중 선택되는 하나임이 바람직하다.

<32> 또한, 본 발명의 다른 견지에 따른 분포 정수형 아날로그 위상 변위기의 제조방법은, 먼저, 기판상에 강유전체 박막을 증착하고, 상기 강유전체 박막을 패턴 형태로 식각한다. 그후, 상기 강유전체 박막 패턴이 형성된 기판 상부에 금속막을 증착하고, 상기 금속막을 식각하여, CPW 신호 라인, 제 1 전극, CPW 접지면 및 제 2 전극을 형성한다. 이때, 제 1 및 제 2 전극은 상기 강유전체 박막 패턴과 소정 부분 오버랩되도록 형성된다.

<33> 여기서, 강유전체 박막은 PLD(pulsed laser deposition) 방식으로 증착할 수 있으며, RF 이온 밀링(ion-milling) 방식으로 식각할 수 있다. 또한, 상기 금속막은 금/크롬의 적층막일 수 있으며, DC 마그네트론 스퍼터링 방식으로 증착할 수 있다.

<34> (실시예)

<35> 이하 첨부한 도면에 의거하여 본 발명의 바람직한 실시예를 설명하도록 한다. 그러나, 본 발명의 실시예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되어지는 것으로 해석되어져서는 안 된다. 본 발명의 실시예들은 당업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해서 제공되어지는 것이다. 따라서, 도면에서의 요소의 형상 등은 보다 명확한 설명을 강조하기 위해서 과장되어진 것이며, 도면상에서 동일한 부호로 표시된 요소는 동일한 요소를 의미한다.

<36> 본 실시예에서는 인가 전압에 따른 강유전체 분포 정수형 아날로그 위상 변위기의 위상 속도의 변화는 유지하면서 특성 임피던스의 변화를 최소화하기 위하여, 전압의 변화에 따라 유전율 특성이 변화되는 강유전체 박막을 최소한의 영역, 예컨대, 캐패시터를 구성하기 위한 영역에만 패턴 형태로 배치한다. 이에 따라, 강유전체 분포 정수형 아날로그 위상 변위기에서 강유전체 박막의 면적을 감소시키므로써, 전압 변화에 따른 위상 속도 변화에는 영향을 주지않고 특성 임피던스의 변화를 줄여서 반사 손실 및 삽입 손실을 줄일 수 있다.

<37> 이와 같은 강유전체 분포 정수형 아날로그 위상 변위기에 대해 도 1 및 도 2를 통하여 보다 상세히 설명하도록 한다.

<38> 도 1은 본 발명의 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기의 개략적인 평면도이고, 도 2는 본 발명의 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기의 사시도이다.

<39> 본 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기(100)는, 도 1에 도시된 바와 같이, 입력 및 출력을 갖는 CPW 신호 라인(120) 및 CPW 신호 라인 (120)에 주기적으로 로딩/loading)되어 있는 강유전체 캐패시터, 예컨대 IDC(interdigitated capacitor:150)로 구성된다.

<40> CPW는 높은 임피던스 특성을 갖는 전송 선로, 즉 도전 라인이고, IDC(150)은 명칭에서 의미하는 바와 같이 CPW 신호 라인(120)과 CPW 접지면(130)을 사이에 두고 양측으로 깎지낀 형태로 분기된 강유전체 캐패시터로서, 일정 크기로 식각된 강유전체 패턴, 예컨대 BST(barium strontium titanate) 패턴을 포함한다. 이러한 주기 구조는 슬로우 웨이브(slow wave) 전파 특성을 가질 수 있다.

<41> 이를 보다 구체적으로 설명하면, 도 2에 도시된 바와 같이, 강유전체 위상 변위기(100)는 기판(110)을 포함한다. 기판(110)은 예컨대, 고저항 실리콘, 반절연 갈륨 아세나이드, 알루미나, 글래스, 사파이어 및 마그네슘 산화막 중 선택되는 하나임이 바람직하다. 기판(110) 상부에 소정 부분에 라인 형태로 CPW가 배치된다. CPW의 양단부에 RF(radio frequency) 입력부(120a) 및 출력부(120b)가 마련되어 있으며, 입력부(120a) 및 출력부(120b)는 CPW 신호 라인(120) 중심 선폭보다 소정 길이 이상 클 수 있다. CPW 신호 라인(120)은 소정 간격마다 양측으로 분기된 다수의 제 1 전극(125)을 포함한다.

<42> 한편, CPW 신호 라인(120)의 양측 기판(110)상에 CPW 접지면(130)이 각각 배치된다. CPW 접지면(130)은 CPW 신호 라인(120)과 일정 거리를 두고 실질적으로 평행하게 배치되며, 제 1 전극(125)과 대응하도록 소정 간격마다 제 2 전극(135)이 분기되어 있다. 이때, 제 1 및 제 2 전극(125, 135)은 미세한 간격을 두고 서로 마주하도록 배치된다.

<43> 마주하는 제 1 및 제 2 전극(125, 135) 하단에, 소정 크기로 식각되어진 강유전체 박막 패턴(140)이 각각 배치된다. 강유전체 박막 패턴(140)은 상술한 바와 같이, BST 박막일 수 있고, 상기한 제 1 전극(125) 및 제 2 전극(135)과 함께 IDC(150)를 구성한다.

<44> 이와 같은 강유전체 분포 정수형 아날로그 위상 변위기는 다음과 같은 방식으로 형성될 수 있다.

<45> 먼저, 도 3a에 도시된 바와 같이, 기판(100) 상부에 강유전체 박막(140) 예를 들어 BST 박막을 증착한다. 강유전체 박막(140)은 예를 들어, 150 내지 300mTorr의 압력 및 700 내지 800°C의 온도에서, PLD(pulsed laser deposition) 방식에 의해 증착된다. 강유전체 박막(140)은 예를 들어, 0.35 내지 0.45 μ m 두께로 증착될 수 있다.

<46> 도 3b에 도시된 바와 같이, BST 박막(140) 상부에 포토레지스트 패턴(142)을 공지의 포토리소그라피 공정에 의하여 형성한다. 포토레지스트 패턴(142)은 예컨대, IDC 예정 영역에 위치함이 바람직하다.

<47> 도 3c에 도시된 바와 같이, 포토레지스트 패턴(142)의 형태로 강유전체 박막(140)을 식각하여, 강유전체 박막 패턴(140)을 형성한다. 상기 강유전체 박막은 RF 이온 밀링(iion milling) 방식을 이용하여 식각될 수 있다. 그후, 포토레지스트 패턴(142)을 공지의 방식으로 제거한다.

<48> 그후, 도 3d에 도시된 바와 같이, CPW 신호 라인 및 접지면을 형성하기 위한 금속막, 예를 들어, 금/크롬의 적층막을 약 1.5 내지 $2.5\mu\text{m}$ 두께로 DC 마그네트론 스퍼터링(magnetron sputtering) 방식에 의해 증착한다.

<49> 이어서, 도 3e에 도시된 바와 같이, 금속막을 소정 부분 식각하여, CPW 신호 라인(120), 제 1 전극(125), CPW 접지면(130) 및 제 2 전극(135)을 형성한다. 이때, 제 1 및 제 2 전극(125, 135)은 상기 강유전체 박막 패턴(140)과 소정 부분 오버랩되도록 형성된다.

<50> 여기서, 도 4a는 본 실시예에 따른 강유전체 분포 정수형 아날로그 위상 변위기를 나타낸 도면이고, 도 4b는 도 4a의 A 부분을 확대하여 나타낸 도면이고, 도 4c는 도 4b의 B부분을 확대하여 나타낸 도면이다.

<51> 도 4a 내지 도 4c를 살펴보면, CPW 접지면(130) 사이에 CPW 신호 라인(120)이 배치되고, CPW 신호 라인(120)과 CPW 접지면(130) 사이에 일정 주기마다 IDC(150)가 배치된다. IDC(150)는 CPW 신호 라인(120)로부터 분기된 제 1 전극(125), CPW 접지면(130)으로부터 분기된 제 2 전극(135) 및 제 1 및 제 2 전극(125, 135)과 오버랩되며 패턴 형상을 갖는 강유전체 박막 패턴(140)으로 구성된다. 이때, 제 1 및 제 2 전극(125, 135)은 서로 소정 거리를 두고 이격되어, 그 단면이 서로 삽입 가능한 형태의 굴곡을 가질 수 있다.

<52> 이와 같은 구성을 갖는 본 실시예의 강유전체 위상 변위기는 도 5에 도시된 바와 같은 등가 회로로 표현될 수 있다.

<53> 도 5에 도시된 바와 같이, 강유전체 위상 변위기(100)는 일정 길이마다 직렬로 연결된 인덕터(Lcpw) 및 인덕터(Lcpw) 사이에 일정 주기마다 연결된 토텔 캐패시터(Ct)로 구성된다.

<54> 인덕터(Lcpw)는 CPW에 의해 발생된다.

<55> 토탈 캐패시터(C_t)는 병렬로 연결된 고정 캐패시터(C_{CPW}) 및 가변 캐패시터($C_{IDC(V)}$)로 구성된다. 고정 캐패시터(C_{CPW})는 CPW 신호 라인(120)과 CPW 접지면(130) 사이에 발생되는 캐패시터로, 전압에 의존하지 않는다. 한편, 가변 캐패시터($C_{IDC(V)}$)는 CPW 신호 라인(120)의 제 1 전극(125), CPW 접지면(130)의 제 2 전극(135) 및 강유전체 박막 패턴(140)에 의해 구성되고, 강유전체 박막 패턴(140)의 유전율이 제 1 전극(125)과 제 2 전극(135) 사이에 인가되는 전압에 의해 변화되므로, 상기 인가전압에 따라 캐패시턴스가 변화된다.

<56> 그러므로, 주기적으로 IDC(150)가 연결된 CPW는 단위 셀(하나의 인덕터 및 하나의 토탈 캐패시터로 구성되는 셀:101)당 IDC 캐패시턴스만큼 선로 캐패시턴스가 증가된 통합(synthetic) 전송 선로로 간주된다. 이에 따라, 통합 전송 선로의 특성 임피던스 및 위상 속도는 인가 전압에 의해 가변된다.

<57> 상기 강유전체 분포 정수형 아날로그 위상 변위기의 특성 임피던스와 위상 속도는 아래의 수학식 1로 표현된다.

$$<PSTYLE LSPACE=130> Z_{S.T.L}(V) = \sqrt{\frac{L_{CPW}}{(C_{CPW} + C_{IDC(V)} / L_{unit_cell})}}$$

【수학식 1】

$$<PSTYLE LSPACE=130> v_{S.T.L}(V) = \frac{1}{\sqrt{L_{CPW}(C_{CPW} + C_{IDC(V)} / L_{unit_cell})}}$$

<60> 상기 수학식 1에서 $Z_{S.T.L.}(V)$ 는 통합 전송 선로의 특성 임피던스이고, $v_{S.T.L.}(V)$ 는 통합 전송 선로의 위상 속도이다. $L_{unit-cell}$ 은 IDC(150) 사이의 거리이고, C_{CPW} 와 L_{CPW} 는 IDC(150)가 연결되지 않은 CPW의 선로 캐패시턴스와 인덕턴스를 IDC 사이의 거리 즉, $L_{unit-cell}$ 로 정규화한 값이다. $C_{IDC(V)}$ 는 CPW에 연결된 전압 가변 IDC의 캐패시턴스이다. 상술한 수학식 1에서와 같이 통합 전송 선로의 특성 임피던스와 위상 속도는 인가 전압의 함수임을 알 수 있다.

<61> 한편, 분포 정수형 아날로그 위상 변위기의 주요 설계 변수인 CPW의 특성 임피던스($Z_{S.T.L.}(V)$)와 IDC(150) 사이의 거리($L_{unit-cell}$)는 IDC 캐패시턴스($C_{IDC}(V)$)가 최대일 때, 임피던스 매칭(matching)이 되도록 최적화되었다. 이는 강유전체에 인가된 전압이 0V일 때, 즉, 가변 캐패시터인 IDC의 캐패시턴스가 최대일 때, 강유전체의 유전 손실이 최대라는 점을 고려하여, 인가 전압 변화에 따른 삽입 손실의 변화를 줄이기 위해서이다.

<62> 분포 정수형 아날로그 위상 변위기의 최소 삽입 손실 조건을 만족하기 위하여, 본 실시예에서는 CPW의 특성 임피던스를 70 내지 80 Ω 바람직하게는, 74 Ω 으로 결정하였다.(이에 대하여는 A.S.Nagra 및 R.A. York씨에 의해 제안된 IEEE trans MTT, 47, 1705(1999)에 자세히 기재되어 있다.) 또한, 회로의 전체 크기 및 금속 손실을 고려하여 CPW의 폭을 40 내지 60 μm , 바람직하게는 50 μm 로 결정하였다. 이에 따라, 74 Ω 의 특성 임피던스를 만족하기 위하여, CPW 신호 라인(120)과 CPW 접지면(130) 사이의 갭은 0.5mm 두께의 MgO 기판에서 93 μm 로 결정될 수 있다.

<63> 한편, 일반적으로 주기 구조를 가지는 회로는 브래그(Bragg) 주파수를 가지고, 그 주파수 이하에서만 원하는 특성을 나타낸다. 본 실시예에서의 브래그 주파수는 아래의 수학식 2로 표현된다.

<64>
【수학식 2】
$$f_{bragg} = \frac{1}{\pi L_{unit_cell} \sqrt{L_{CPW}(C_{CPW} + C_{IDC}^{MAX}) / L_{unit_cell}}}$$

<65> 여기서, 는 IDC(150)의 최대 캐패시턴스를 나타낸다. 분포 정수형 아날로그 위상기를 X밴드에서 사용하기에 충분한 브래그 주파수를 얻기 위해서, 강유전체 박막을 이용한 IDC의 최대 캐패시턴스를 0.08pF으로 결정하였다. 이 값을 이용하여 브래그 주파수 및 IDC 사이의 거리를 수학식 3에 나타내었다.

<66>
【수학식 3】
$$L_{unit_cell} = \frac{50}{f_{bragg} L_{CPW}}$$

<67> 상기 수학식 3에 의해서 IDC(150) 사이의 거리($L_{unit-cell}$)는 약 0.65mm로 결정될 수 있다. 이에 따라, 전체 회로에서 결정되지 않은 변수는 최대 0.08pF의 캐패시턴스를 가지는 IDC(150)의 구조이다. 이때, IDC(150)는 CPW 신호 라인(120)에 병렬로 연결되므로, 하나의 IDC(150)는 약 0.04pF의 최대 캐패시턴스를 가져야 한다. 본원의 발명자들은 0.04pF의 캐패시턴스를 갖는 IDC 구조를 얻기 위해서 여러 구조의 IDC를 설계, 제작 및 측정하였으며, 그 결과, IDC(150)가 도 1 및 도 2에서와 같이 CPW 신호 라인(120)을 중심으로 양측으로 핑거(finger) 형태로 분기되고, 강유전체 박막이 패턴 형태로 존재하며, 제 1 및 제 2 전극에 위치한 핑거의 중첩 길이(제 1 및 제 2 전극에 위치한 핑거의 중첩 길이), 핑거(제 1 및 제 2 전극)의 폭 및 갭이 각각 5 μm 인 경우, 0.04pF의 캐패시턴스를 얻음을 알 수 있었다.

<68> 도 6a 내지 도 6c는 본 실시예의 분포 정수형 아날로그 위상 변위기의 특성을 예측하기 위하여 전자기 시뮬레이션(HFSS) 결과를 나타낸 그래프들이다. 시뮬레이션시, 필요한 강유전체의 유전율은 IDC의 물리적 구조와 측정 결과로 컨포멀(conformal) 사상 방법을 이용하여 추출하였다. 그 결과, 인가 전압에 따라 유전율(ϵ_R)을 1000 내지 600 범위로 변화시켰으며, 가장 나쁜 상태의 박막을 고려하여 인가 전압에 상관없이 강유전체의 손실(loss) 탄젠트(tangent)를 0.1로 고정하여 시뮬레이션 하였다.

<69> 우선 도 6a는 본 실시예의 분포 정수형 아날로그 위상 변위기의 주파수에 따른 반사 손실을 시뮬레이션한 그래프로서, 10GHz 대역에서 반사 손실은 약 -25dB 이상을 유지하였다. 또한, 도 6b는 본 실시예의 분포 정수형 아날로그 위상 변위기의 주파수에 따른 삽입 손실을 시뮬레이션한 그래프로서, 10GHz 대역에서 1.7dB에서 1.2dB로 변화하였음을 보여준다. 도 6c는 본 실시예의 분포 정수형 아날로그 위상 변위기의 주파수에 따른 차등 위상 변위 각도를 시뮬레이션한 그래프로서, 상기 10GHz 대역에서 36°의 차등 위상 변위 각도를 나타낸다.

<70> 한편, 도 7a 내지 도 7c는 본 실시예와 같이 제작된 강유전체 분포 정수형 아날로그 위상 변위기에서 인가 전압(Bias)을 0V 내지 40V로 변화시켰을 때, 반사 손실, 삽입 손실 및 차등 위상 변위를 보여주는 그래프들이다. 이때, 분포 정수형 아날로그 위상 변위기의 초고주파 특성 측정은 HP8510C 벡터망 분석기와 GSG pico-probe를 이용하였다.

<71> 실제 소자의 경우, 반사 손실은 도 7a에 도시된 바와 같이, 전 대역에 걸쳐 17dB 이상을 나타내었으며, 삽입 손실은 도 7b에 도시된 바와 같이 10GHz 대역에서 1.1dB에서 0.7dB로 변화되었다. 또한, 상기 10GHz 대역에서 차등 위상 변위 각도는 24° 였다. 이때, 차등 위상 변위 각도는 분포 정수형 아날로그 위상 변위기의 단위 셀(101) 수를 증대시킴에 의해 증대될 수 있다.

<72> 상기 도 6a 내지 도 6c 및 도 7a 내지 도 7c를 비교하여 볼 때, 시뮬레이션 결과와 실제 소자에 있어 반사 손실 및 차등 위상 변위 각도가 거의 비슷함을 알 수 있다. 단, 삽입 손실에 있어서 시뮬레이션 결과가 실제 소자에 비해 크지만, 상기 시뮬레이션은 최악의 상황을 고려하여 강유전체의 손실 탄젠트를 0.1 정도의 높은 값을 적용한 것이므로, 실제에는 그리 차이가 나지 않을 것으로 예측된다.

<73> 본 발명의 강유전체 분포 정수형 아날로그 위상 변위기는 강유전체 박막을 식각하여 패턴 형태로 사용함으로써, 가변 초고주파 소자 설계의 정확성을 기할 수 있고, 소자의 전체 삽입 손실을 줄일 수 있다.

<74> 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기 실시예에서 X 대역 분포 정수형 위상 변위기의 일례로 설명하였으나, 대역의 제한이 없이 적용될 수 있다.

<75> 또한, 강유전체 박막의 부분 식각 공정은 강유전체 박막을 이용한 모든 초고주파 가변 소자에 적용할 수 있다.

【발명의 효과】

<76> 이상에서 자세히 설명한 바와 같이, 본 발명에 의하면, CPW에 연결된 IDC가 형성되는 제 1 전극과 제 2 전극간의 거리(갭)를 조절하여, 강유전체 박막에 인가되는 전기장의 세기의 변화를 동일하게 하여, 회로 전체의 특성 변화 없이 강유전체 박막을 이용한 위상 변위기의 동작 인가 전압을 낮출 수 있다.

<77> 또한, 강유전체 박막을 부분적으로 식각하여, 초고주파 가변 소자 설계의 정확성을 개선하여, 소자의 반사 손실 특성을 향상시키고, 소자의 전체 삽입 손실을 줄일 수 있다.

【특허청구범위】**【청구항 1】**

기판;

상기 기판 상에 라인 형태로 연장되는 CPW(coplanar waveguide); 및

상기 CPW에 주기적으로 로딩되어 있는 다수의 강유전체 캐패시터를 포함하고,

상기 강유전체 캐패시터의 강유전체는 패턴 형태로 구비되는 것을 특징으로 하는 분포 정수형
아날로그 위상 변위기.

【청구항 2】

제 1 항에 있어서, 상기 CPW는 마이크로 스트립 라인으로 형성되는 것을 특징으로 하는 분포
정수형 아날로그 위상 변위기.

【청구항 3】

제 1 항 또는 제 2 항에 있어서, 상기 다수의 강유전체 캐패시터는,

상기 CPW로부터 일정 간격마다 양측으로 분기된 제 1 전극;

상기 접지 라인으로부터 상기 제 1 전극 각각과 대응되도록 연장된 제 2 전극; 및

상기 제 1 전극 및 제 2 전극과 오버랩되도록 형성되는 패턴 형상의 강유전체로 구성되는 것을
특징으로 하는 분포 정수형 아날로그 위상 변위기.

【청구항 4】

제 3 항에 있어서, 상기 강유전체는 BST(barium strontium titanate)인 것을 특징으로 하는 분
포 정수형 아날로그 위상 변위기.

【청구항 5】

제 1 항에 있어서, 상기 기판은 고저항 실리콘, 반절연 갈륨 아세나이드, 알루미나, 글래스, 사파이어 및 마그네슘 산화막 중 선택되는 하나인 것을 특징으로 하는 분포 정수형 아날로그 위상 변위기.

【청구항 6】

기판상에 강유전체막을 증착하는 단계;

상기 강유전체막을 패턴 형태로 식각하는 단계;

상기 강유전체 패턴이 형성된 기판 상부에 금속막을 증착하는 단계; 및

상기 금속막을 식각하여, CPW, 제 1 전극, 접지 라인 및 제 2 전극을 형성하는 단계를 포함하며,

상기 제 1 및 제 2 전극은 상기 강유전체 패턴과 소정 부분 오버랩되도록 형성되는 것을 특징으로 하는 분포 정수형 아날로그 위상 변위기의 제조방법.

【청구항 7】

제 6 항에 있어서, 강유전체막은 PLD(pulsed laser deposition) 방식으로 증착하는 것을 특징으로 하는 분포 정수형 아날로그 위상 변위기의 제조방법.

【청구항 8】

제 6 항에 있어서, 상기 강유전체막은 RF 이온 밀링(ion-milling) 방식으로 식각하는 것을 특징으로 하는 분포 정수형 아날로그 위상 변위기의 제조방법.

【청구항 9】

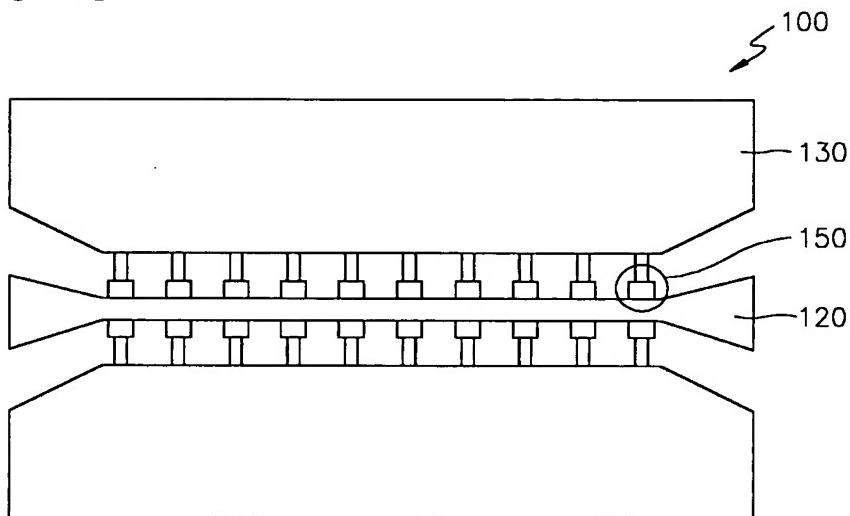
제 6 항에 있어서, 상기 금속막은 금/크롬의 적층막인 것을 특징으로 하는 분포 정수형 아날로 그 위상 변위기의 제조방법.

【청구항 10】

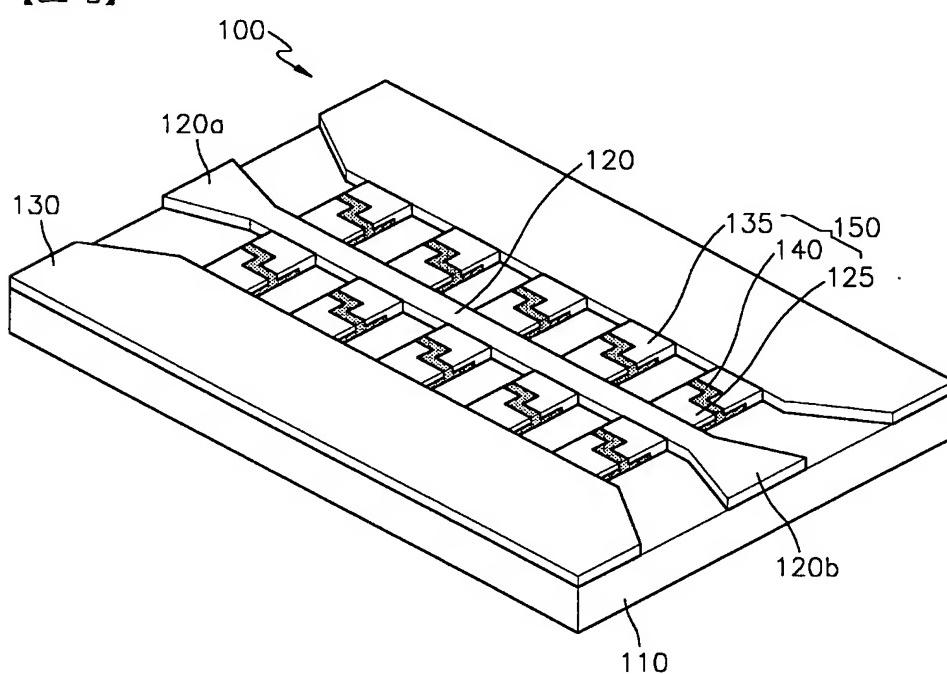
제 9 항에 있어서, 상기 금속막은 DC 마그네트론 스퍼터링 방식으로 증착하는 것을 특징으로 하는 분포 정수형 아날로그 위상 변위기의 제조방법

【도면】

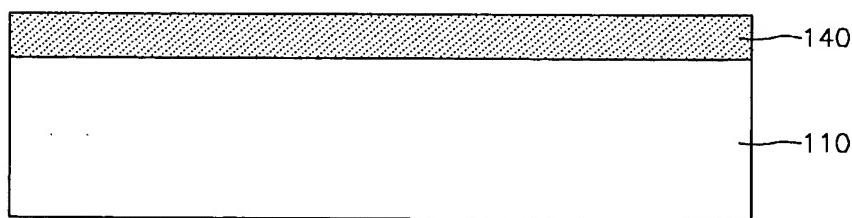
【도 1】



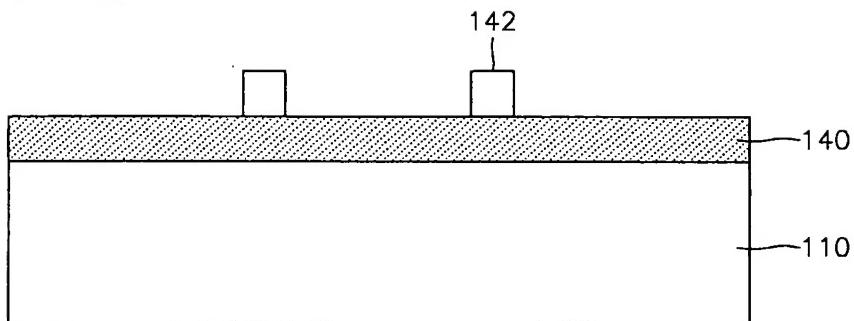
【도 2】



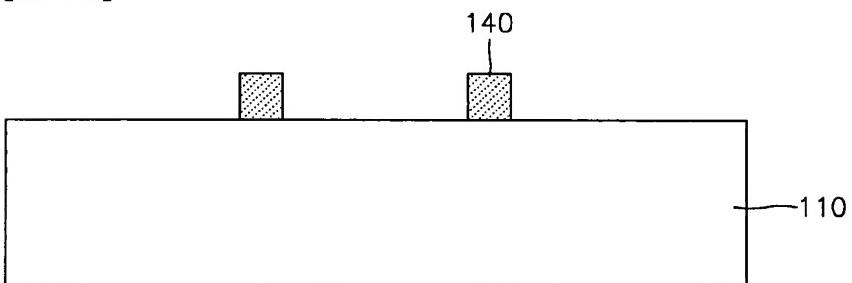
【도 3a】



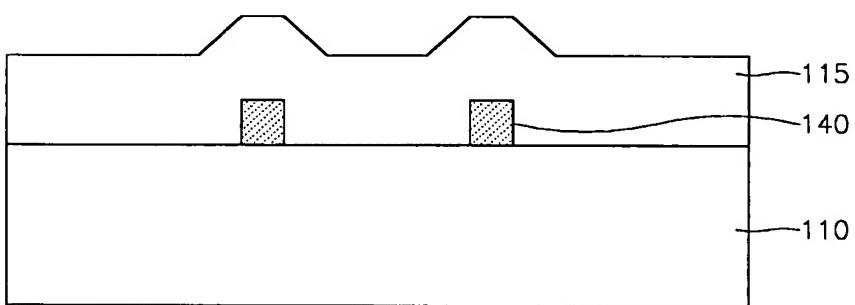
【도 3b】



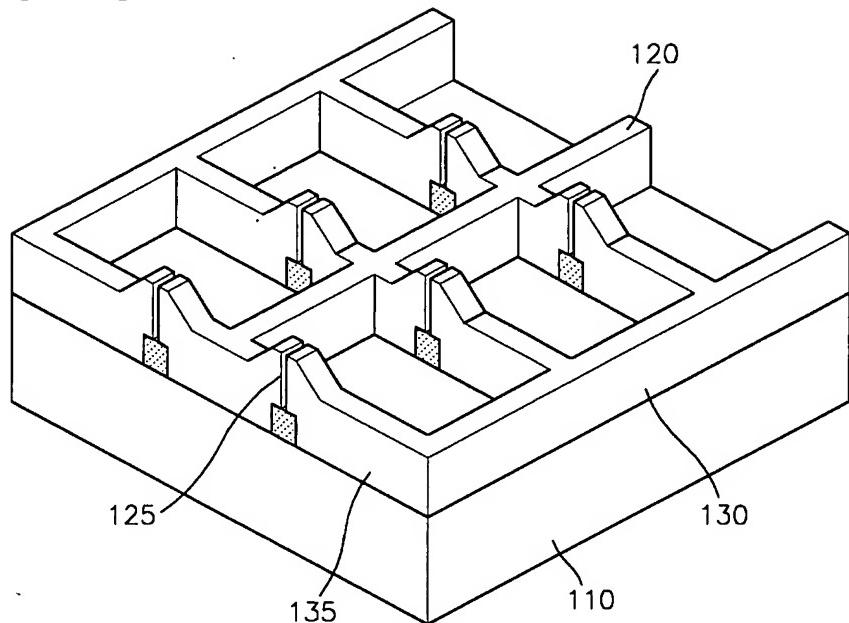
【도 3c】



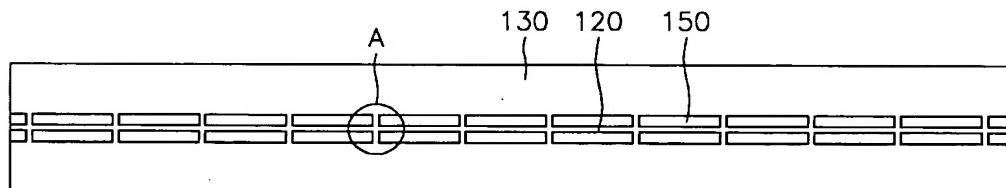
【도 3d】



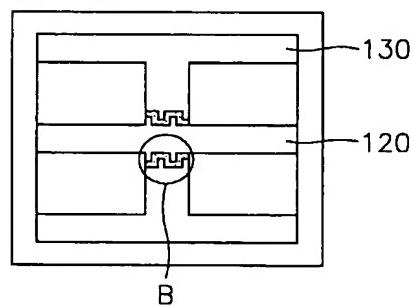
【도 3e】



【도 4a】



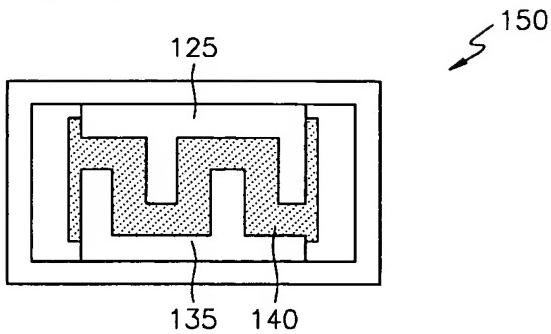
【도 4b】



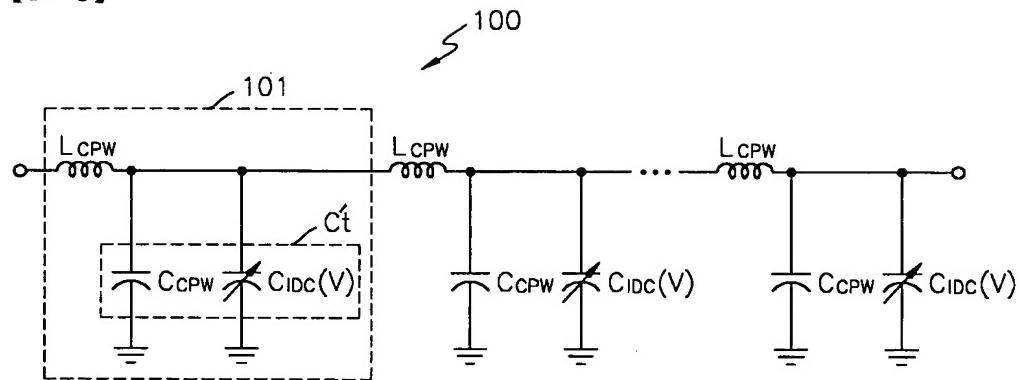
1020030056847

출력 일자: 2004/2/4

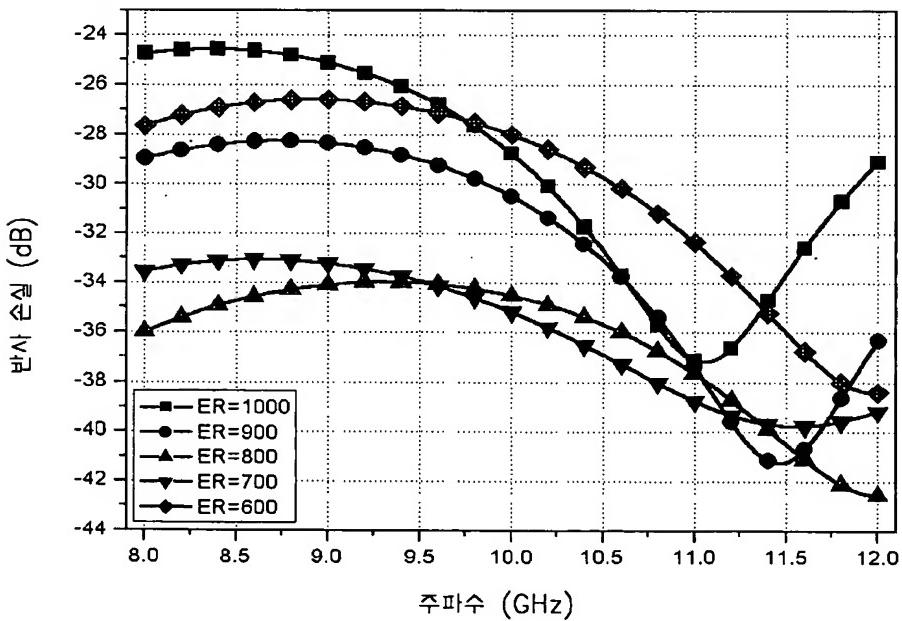
【도 4c】



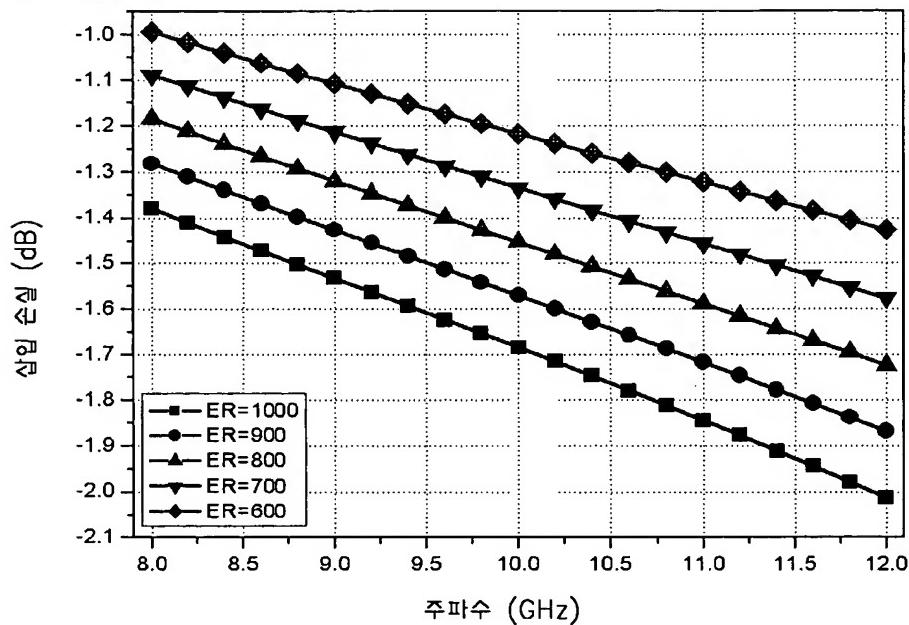
【도 5】



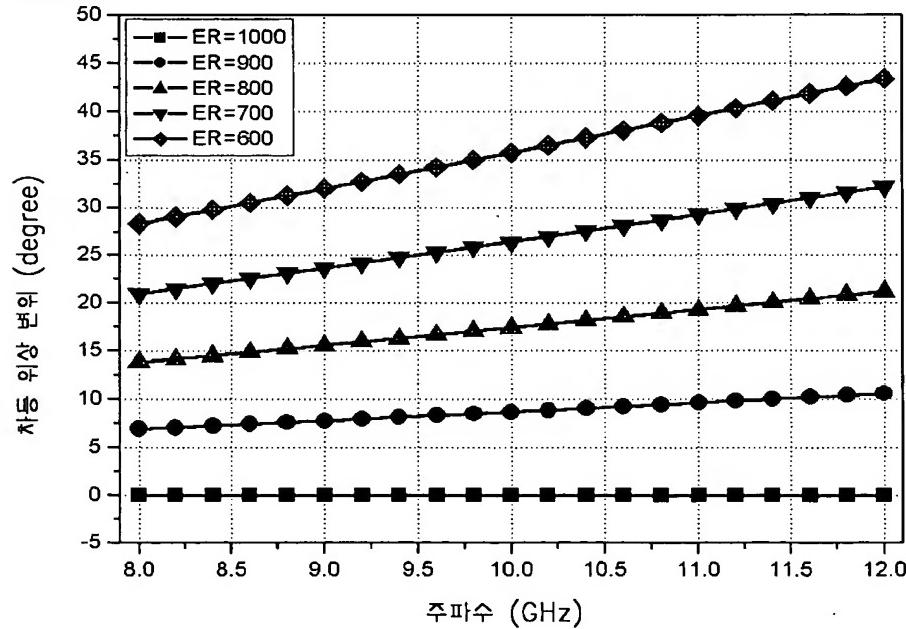
【도 6a】



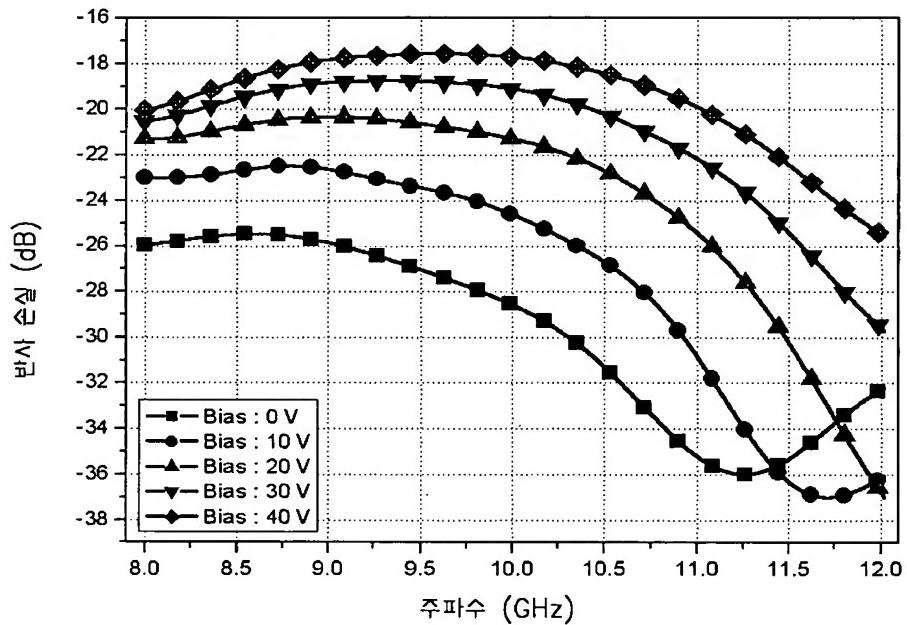
【도 6b】



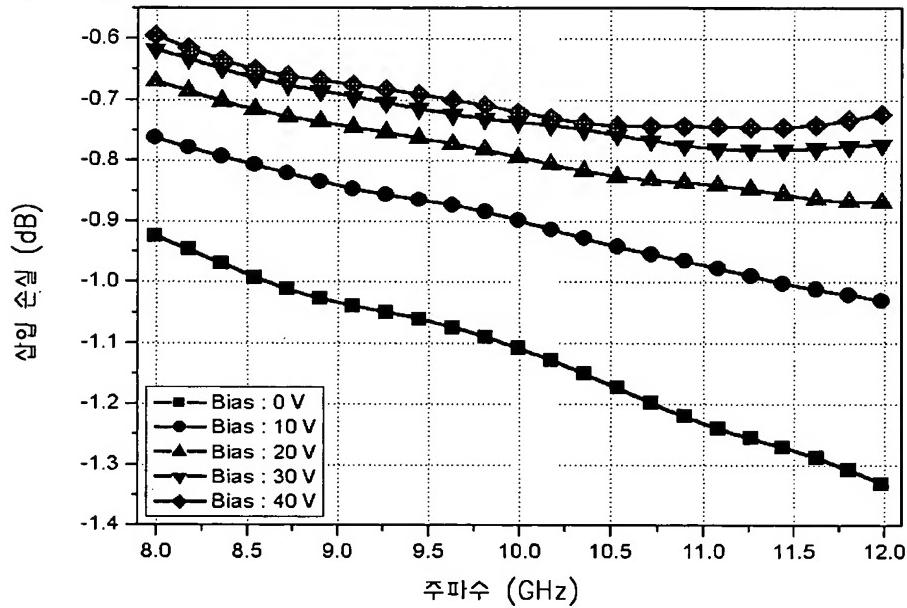
【도 6c】



【도 7a】



【도 7b】



1020030056847

출력 일자: 2004/2/4

【도 7c】

